

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-236302
 (43)Date of publication of application : 13.09.1996

(51)Int.CI.

H01C 7/00
 H01C 1/024
 H01C 17/28

(21)Application number : 08-012873

(71)Applicant : ROHM CO LTD

(22)Date of filing : 29.01.1996

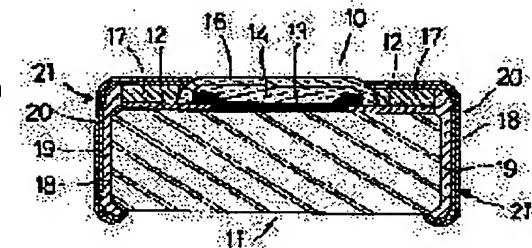
(72)Inventor : DOI MASATO

(54) STRUCTURE OF CHIP TYPE RESISTOR

(57)Abstract:

PURPOSE: To reduce a stepped section between the top face of an auxiliary top-face electrode film and the top face of a cover coat by forming the auxiliary top-face electrode film to a section on which the cover coat is not superposed in the top faces of both top-face electrode films so that the auxiliary top-face electrode film is fast stuck on the cover coat.

CONSTITUTION: In a chip type resistor 10 with a pair of left and right top-face electrode films 12 formed at both left and right end sections in the top face of a chip type insulating substrate 11, a resistance film 13 shaped so that both ends are superposed partially to both top-face electrode films 12, a cover coat 16 formed so as to cover the whole of the resistance film 13, and end-face electrode films 18 formed on both left and right end faces of the insulating substrate 11 so as to make a continuity with the top-face electrode films 12, auxiliary top-face electrode films 17 are shaped to sections on which the cover coat 16 is not stacked in the top faces of both top-face electrode films 12 so that the auxiliary top-face electrode films 17 are fast stuck to the cover coat 16. Accordingly, the generation of an erroneous attraction and falling during lifting can be prevented surely.



LEGAL STATUS

[Date of request for examination] 29.01.1996

[Date of sending the examiner's decision of rejection] 22.12.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3177429

[Date of registration] 06.04.2001

[Number of appeal against examiner's decision of rejection] 11-01350

[Date of requesting appeal against examiner's decision of rejection] 25.01.1999

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-236302

(43)公開日 平成8年(1996)9月13日

(51)Int.Cl.⁶

H 01 C 7/00

1/024

17/28

識別記号

府内整理番号

F I

H 01 C 7/00

1/024

17/28

技術表示箇所

B

Z

審査請求 有 請求項の数2 O L (全6頁)

(21)出願番号 特願平8-12873

(62)分割の表示 特願平2-220568の分割

(22)出願日 平成2年(1990)8月21日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 土井 真人

京都市右京区西院溝崎町21番地 ローム株式会社内

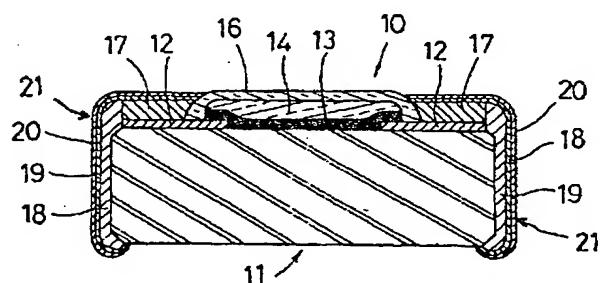
(74)代理人 弁理士 石井 晴夫 (外2名)

(54)【発明の名称】 チップ型抵抗器の構造

(57)【要約】

【課題】 チップ型絶縁基板11の上面に形成された左右一対の上面電極膜12と、この両上面電極膜間に形成された抵抗膜13と、この抵抗膜の全体を覆うように形成されたカバーコート16と、前記絶縁基板の左右両端面に形成された端面電極膜18とを有するチップ型抵抗器10において、その真空吸着式コレットによる真空吸着の確実性を向上すると共に、プリント基板に対して裏返し実装を可能にする。

【手段】 前記両上面電極膜12の上面のうち、前記カバーコート16が重ならない部分に、適宜厚さの補助上面電極膜17を、この補助上面電極膜17が前記カバーコート16に密接するように形成する。



【特許請求の範囲】

【請求項 1】チップ型絶縁基板の上面における左右両端部に形成された左右一対の上面電極膜と、両端が前記両上面電極膜に一部重なるように形成された抵抗膜と、この抵抗膜の全体を覆うように形成されたカバーコートと、前記絶縁基板の左右両端面に前記上面電極膜に導通するように形成された端面電極膜とを有するチップ型抵抗器において、前記両上面電極膜の上面のうち、前記カバーコートが重ならない部分に、補助上面電極膜を、この補助上面電極膜が前記カバーコートに密接するように形成したことを特徴とするチップ型抵抗器の構造。

【請求項 2】前記「請求項 1」において、前記両補助上面電極膜の厚さを、当該補助上面電極膜の上面のうち少なくとも前記カバーコートに隣接する部分がカバーコートの上面に近づくようにしたことを特徴とするチップ型抵抗器の構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、チップ型の絶縁基板の上面に抵抗膜を形成して成るチップ型抵抗器の構造に関するものである。

【0002】

【従来の技術】従来、この種のチップ型抵抗器 1 を製造するには、

①. 先づ、図 10 に示すように、チップ型絶縁基板 2 の上面における左右両端部に、上面電極膜 3 を、その材料ペーストの塗着及び乾燥・焼成にて形成する。

②. 前記絶縁基板 2 の上面に、図 11 に示すように、抵抗膜 4 を、当該抵抗膜 4 における両端が前記両上面電極膜 3 に一部だけ重なるようにして、その材料ペーストの塗着及び乾燥・焼成にて形成する。

③. 前記絶縁基板 2 の上面に、図 12 に示すように、ガラス等の一次カバーコート 5 を、前記抵抗膜 4 の全体を覆うように、その材料ペーストの塗着及び乾燥・焼成にて形成する。

④. 前記一次カバーコート 5 及び前記抵抗膜 4 に、図 12 に二点鎖線で示すように、レーザ等によってトリミング溝 6 を施すことによって、前記抵抗膜 4 における全抵抗値が所定抵抗値の範囲内に入るように調節する。

⑤. 前記一次カバーコート 5 の上面に、図 13 に示すように、ガラス等の二次カバーコート 7 を、その材料ペーストの塗着及び乾燥・焼成にて形成する。

⑥. 前記絶縁基板 2 の左右両端における端面 2a に、図 14 に示すように、端面電極膜 8 を、前記上面電極膜 3 に対して電気的に導通するように、その材料ペーストの塗着及び乾燥・焼成にて形成する。

⑦. 次いで、前記両上面電極膜 3 及び両端面電極膜 8 の表面に、ニッケル等の金属メッキを施して金属メッキ層を形成する。

と言う製造方法を採用している（例えば、特開昭56-

148804号公報等）。

【0003】そして、この製造方法によるチップ型抵抗器 1 は、チップ型絶縁基板 2 の上面に左右両端部に形成された左右一対の上面電極膜 3 と、両端が前記両上面電極膜に一部重なるように形成された抵抗膜 4 と、この抵抗膜の全体を覆うように形成されたカバーコート 7 と、前記絶縁基板 2 の左右両端面 2a に前記上面電極膜 3 に導通するように形成された端面電極膜 8 とを有する構造になっている。

【発明が解決しようとする課題】しかし、この構造のチップ型抵抗器 1 においては、絶縁基板 2 の上面における抵抗膜 4 を覆うためのカバーコート 7 の上面が、図 15 に示すように、両上面電極膜 3 の上面よりも可成り高く突出し、カバーコート 7 の上面とその両側における両上面電極膜 3 の上面との間に大きい段差が出来た形態になっている。

【0004】従って、このチップ型抵抗器 1 を、プリント配線基板等に対して自動的に搭載すると言う自動マウントに際して、当該チップ型抵抗器 1 を、図 15 に示すように、真空吸着式のコレット A にて吸着するとき、前記コレット A が図 15 に二点鎖線で示すように横方向に少しずれただけで、カバーコート 7 の上面と上面電極膜 3 との間における大きい段差のために、大気空気を多量に吸い込むことになるから、吸着できない吸着ミスが発生したり、持ち上げの途中で落下したりする事態が発生すると言う問題があった。

【0005】また、従来の製造方法による構造のチップ型抵抗器 1 では、前記したように、カバーコート 7 の上面が両上面電極膜 3 の上面よりも可成り高く突出した形態になっていることにより、このチップ型抵抗器 1 を、図 16 に示すように、プリント基板 B に裏返しにして搭載したのち、その両上面電極膜 3 及び両端面電極膜 8 を、プリント基板 B における配線パターン B1, B2 に対して半田付けにて実装する場合において、両上面電極膜 3 の上面よりも可成り高く突出するカバーコート 7 が、プリント基板 B に対して先に接当して、両上面電極膜 3 と配線パターン B1, B2 との間に大きい隙間ができることになるから、この大きい隙間のために、チップ型抵抗器 1 が、二点鎖線で示すように、その一端部がプリント基板 B から浮き上がるよう傾いて、半田付け実装できない事態が発生するおそれがあると言う問題もあった。

【0006】本発明は、前記のような問題が発生するこがないようにしたチップ型抵抗器の構造を提供することを技術的課題とするものである。

【課題を解決するための手段】この技術的課題を達成するため本発明は、「チップ型絶縁基板の上面における左右両端部に形成された左右一対の上面電極膜と、両端が前記両上面電極膜に一部重なるように形成された抵抗膜と、この抵抗膜の全体を覆うように形成されたカバーコート

ートと、前記絶縁基板の左右両端面に前記上面電極膜に導通するように形成された端面電極膜とを有するチップ型抵抗器において、前記両上面電極膜の上面のうち、前記カバーコートが重ならない部分に、補助上面電極膜を、この補助上面電極膜が前記カバーコートに密接するよう形成する。」と言う構成にした。

【0007】

【発明の作用・効果】このように、両上面電極膜の上面に、補助上面電極膜を形成することにより、この補助上面電極膜上面を、カバーコートの上面に対して近づけることができ、換言すると、補助上面電極膜の上面と、カバーコートの上面との間における段差を、小さくすることができるか、或いは殆ど無くすることができる。

【0008】これに加えて、前記補助上面電極膜をカバーコートに密接したことで、その間に隙間ができていないことにより、このチップ型抵抗器の自動マウントに際して、真空吸着式コレットにて吸着するとき、コレットが横方向にずれても、大気空気を多量に吸い込むことを防止できるから、吸着ミスが発生したり、持ち上げの途中で落下したりすることを確実に防止できるのである。

【0009】しかも、補助上面電極膜の上面と、カバーコートの上面との間における段差を、小さくすることができるか、或いは殆ど無くすることができるから、このチップ型抵抗器をプリント基板に対して裏返しにて半田付け実装する場合に、その一端部がプリント基板から浮き上がるよう傾くを確実に防止でき、プリント基板等に対して確実に半田付け実装できるのである。

【0010】

【実施例】以下、本発明の実施例を図面について説明するに、本発明の実施例によるチップ型抵抗器10は、図1に示すような構造になっている。すなわち、前記チップ型抵抗器10は、セラミック等によってチップ型に形成した絶縁基板11と、この絶縁基板11における上面のうち左右両端部に形成された左右一対の上面電極膜12と、両端が前記両上面電極膜12に一部重なるように形成された抵抗膜13と、この抵抗膜13の全体を覆うように形成された一次カバーコート14と、更にこの一次カバーコート14を覆うように形成された二次カバーコート16と、前記両上面電極膜12の上面のうち前記二次カバーコート16が重ならない部分に二次カバーコート16に密接するように構成された適宜厚さの補助上面電極膜17と、前記絶縁基板11の左右両端面11aに前記上面電極膜12及び補助上面電極膜17に導通するように形成された端面電極膜18と、更に、この両端面電極膜18及び前記両補助上面電極膜17の表面に形成されたニッケルメッキ層19及びニッケルメッキ層21とにより構成されている。

【0011】そして、この構成のチップ型抵抗器10は、以下に述べる方法によって製造される。

①. 先づ、図2に示すように、絶縁基板11の上面における左右両端部に、上面電極膜12を、その材料ペーストの塗着及び乾燥・焼成にて形成する。

②. 前記絶縁基板11の上面に、図3に示すように、抵抗膜13を、当該抵抗膜13における両端が前記両上面電極膜12に一部が重なるようにして、その材料ペーストの塗着及び乾燥・焼成にて形成する。

③. 前記絶縁基板11の上面に、図4に示すように、ガラス等の一次カバーコート14を、前記抵抗膜13の全体を覆うように、その材料ペーストの塗着及び乾燥・焼成にて形成する。

④. 前記一次カバーコート14及び前記抵抗膜13に、図4二点鎖線で示すように、レーザ等によってトリミング溝15を施すことによって、前記抵抗膜13における全抵抗値が所定抵抗値の範囲内に入るように調節する。

⑤. 前記一次カバーコート14の上面に、図5に示すように、ガラス等の二次カバーコート16を、その材料ペーストの塗着及び乾燥・焼成にて形成する。

⑥. 前記両上面電極膜12の上面に、図6に示すように、適宜膜厚さの補助上面電極膜17を、当該補助上面電極膜17が前記二次カバーコート16に対して一部重なるように密接して、その材料ペーストの塗着及び乾燥・焼成にて形成する。なお、この場合において、両補助上面電極膜17における膜厚さを、当該補助上面電極膜17の上面のうち少なくとも前記二次カバーコート16に隣接する部分が二次カバーコート16の上面に近づくようにする。

⑦. 前記絶縁基板11の左右両端における端面11aに、図7に示すように、端面電極膜18を、前記上面電極膜12及び補助上面電極膜17に対して電気的に導通するように、その材料ペーストの塗着及び乾燥・焼成にて形成する。

⑧. 次いで、ニッケルのメッキを施したのち、半田のメッキを施すことにより、前記両補助上面電極膜17及び両端面電極膜18の表面に、図1に示すように、ニッケルメッキ層19及び半田メッキ層20等から成る金属メッキ層21を形成する。

【0012】このように、前記両上面電極膜12の上面に、補助上面電極膜17を、当該補助上面電極膜17の上面のうち少なくとも二次カバーコート16に隣接する部分が二次カバーコート16の上面に近づくようにして形成することにより、補助上面電極膜17の上面と、二次カバーコート16の上面との間における段差を、小さくすることができるか、或いは殆ど無くすることができる。

【0013】これに加えて、前記補助上面電極膜17を二次カバーコート16に密接したことで、その間に隙間ができていないことにより、このチップ型抵抗器10を、プリント基板等に対して自動マウントに際して、図50-8に示すように、真空吸着式コレットAにて吸着すると

き、このコレットAが、図8に二点鎖線で示すように横方向にずれても、多量の大気空気を吸い込むことがないから、吸着ミスが発生したり、持ち上げの途中で落下したりすることを確実に防止できるのである。

【0014】しかも、前記補助上面電極膜17の上面と、二次カバーコート16の上面との間における段差を、小さくすることができるか、或いは殆ど無くすることができることにより、このチップ型抵抗器10を、図9に示すように、プリント基板Bの上面に裏返しにして載置したのち、このプリント基板Bの上面における配線パターンB1, B2に対して半田付けにて実装する場合において、両補助上面電極17と、プリント基板Bにおける両配線パターンB1, B2との間に大きな隙間が形成することを回避できるから、チップ型抵抗器10が、一端部がプリント基板Bから浮き上がるよう傾くを確実に防止できて、プリント基板等に対して確実に半田付け実装できるのである。

【図面の簡単な説明】

【図1】本発明の実施例によるチップ型抵抗器の縦断正面図である。

【図2】本発明のチップ型抵抗器の製造に際し絶縁基板に上面電極膜を形成したときの斜視図である。

【図3】前記絶縁基板に抵抗膜を形成したときの斜視図である。

【図4】前記絶縁基板に一次カバーコートを形成したときの一部切欠斜視図である。

【図5】前記絶縁基板に二次カバーコートを形成したときの斜視図である。

【図6】前記絶縁基板に補助上面電極膜を形成したときの斜視図である。

【図7】前記絶縁基板に端面電極膜を形成したときの斜視図である。

【図8】本発明によるチップ型抵抗器を真空吸着式コレットにて吸着している状態を示す図である。

【図9】本発明によるチップ型抵抗器をプリント基板に對して裏返しにして実装する場合を示す図である。

【図10】従来におけるチップ型抵抗器の製造に際し絶縁基板に上面電極膜を形成したときの斜視図である。

【図11】前記絶縁基板に抵抗膜を形成したときの斜視図である。

【図12】前記絶縁基板に一次カバーコートを形成したときの一部切欠斜視図である。

【図13】前記絶縁基板に二次カバーコートを形成したときの斜視図である。

【図14】前記絶縁基板に端面電極膜を形成したときの斜視図である。

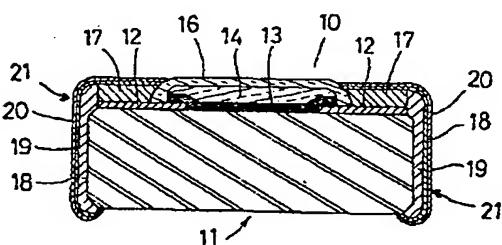
【図15】従来によるチップ型抵抗器を真空吸着式コレットにて吸着している状態を示す図である。

【図16】従来によるチップ型抵抗器をプリント基板に對して裏返しにして実装する場合を示す図である。

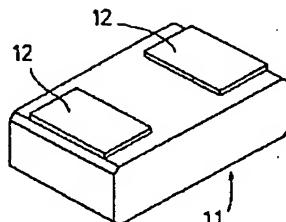
【符号の説明】

20	10	チップ型抵抗器
	11	絶縁基板
	12	上面電極膜
	13	抵抗膜
	14	一次カバーコート
	15	トリミング溝
	16	二次カバーコート
	17	補助上面電極膜
	18	端面電極膜
	19	ニッケルメッキ層
30	20	半田メッキ層
	21	金属メッキ層

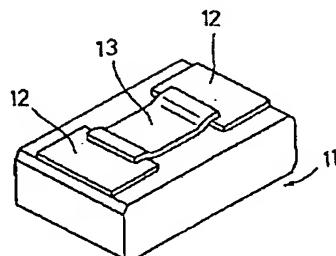
【図1】



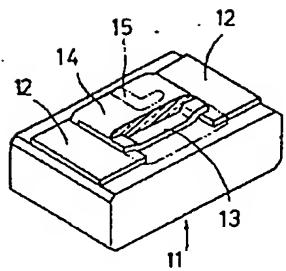
【図2】



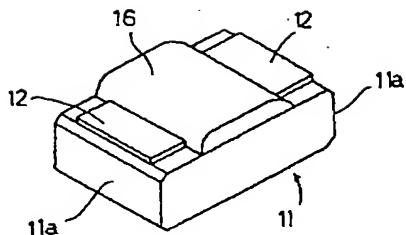
【図3】



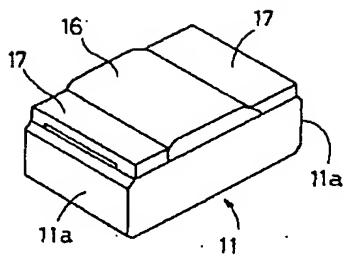
【図4】



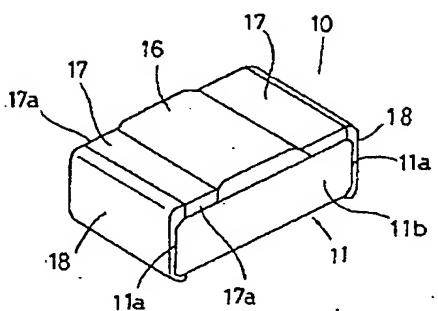
【図5】



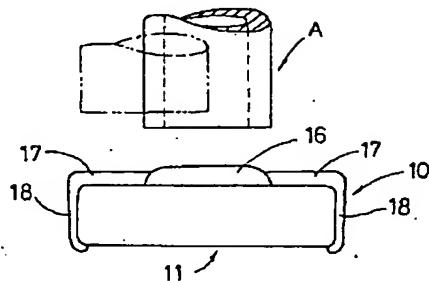
【図6】



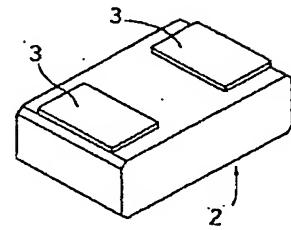
【図7】



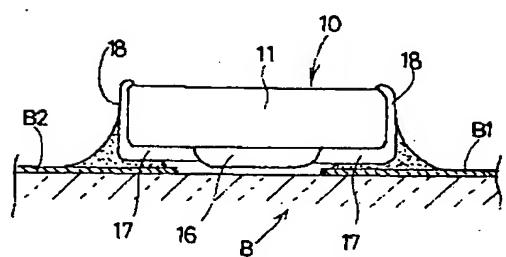
【図8】



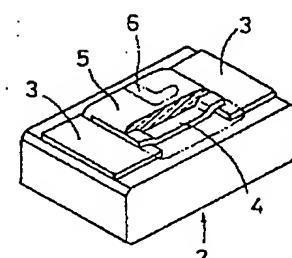
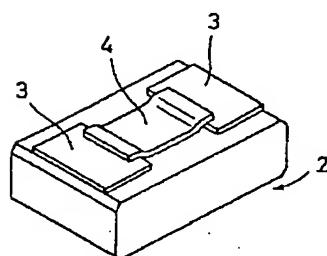
【図10】



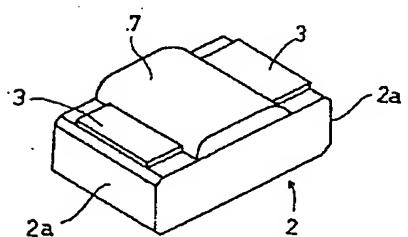
【図9】



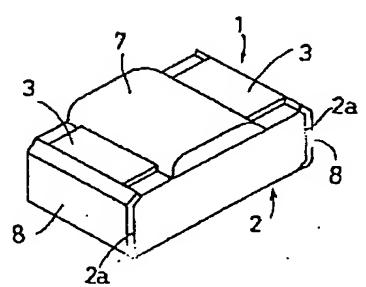
【図11】



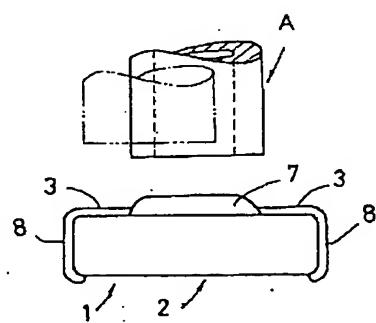
【図13】



【図14】



【図15】



【図16】

